

วงจรมอสสายพานกระแสยุคที่สองอาศัยพื้นฐานโอทีเอแบบทั่วไปที่ใช้วิธีการไบอัสที่ขาบอดี้ และทรานซิสเตอร์แบบเกตลอยเสมือนทำงานที่แรงดันไฟเลี้ยงต่ำ

Low-Voltage simple CMOS OTA-based CCII with Bulk-Driven and QFG MOS transistor technique

ธวัชชัย ทองเหลี่ยม¹

บทคัดย่อ

บทความนี้นำเสนอวงจรมอสสายพานกระแสยุคที่สองซึ่งอาศัยหลักการของวงจโรทีเอและใช้อุปกรณ์อิเล็กทรอนิกส์แบบใหม่ที่ซึ่งทำงานภายใต้ไฟเลี้ยงต่ำได้ วงจรภาคอินพุตได้ถูกออกแบบให้ใช้การป้อนแรงดันที่ขาบอดี้ และทรานซิสเตอร์เสมือนเกตลอยขณะที่ภาคเอาต์พุตถูกต่อในลักษณะคลาส-เอบีด้วยทรานซิสเตอร์เสมือนเกตลอยงานวิจัยนี้ได้ออกแบบให้วงจรมอสสามารถทำงานที่แรงดันไฟเลี้ยง 1 โวลต์ วงจรมอสสายพานกระแสยุคที่สองที่นำเสนอได้ออกแบบโดยใช้เทคโนโลยีซีมอสขนาด 0.18 ไมโครเมตร จากผลการจำลองวงจรมอสสายพานกระแสยุคที่สองที่นำเสนอแสดงแรงดันอินพุตและเอาต์พุตสวิงมีช่วงปฏิบัติการกว้าง และผลการจำลองพบว่าแรงดัน $v_x = v_y$ และ $i_z = i_x$ ในลักษณะเชิงเส้นกำลังสูญเสียของวงจรมอสสายพานกระแสยุคที่สองที่ใช้การไบอัสที่ขาเกตค่าเท่ากับ 40 ไมโครวัตต์ การป้อนแรงดันที่ขาบอดี้ค่าเท่ากับ 40 ไมโครวัตต์ และทรานซิสเตอร์เสมือนเกตลอยมีค่าเท่ากับ 40 ไมโครวัตต์

คำสำคัญ: วงจรมอสสายพานกระแสยุคที่สอง, โอทีเอ, แรงดันไฟเลี้ยงต่ำ, ทรานซิสเตอร์เสมือนเกตลอย, การป้อนแรงดันที่ขาบอดี้

Abstract

This paper is presented the low-voltage simple CMOS OTA-based CCII with technique. The input stage of the circuit is designed using bulk-driven and quasi-floating-gate (QFG) transistor while QFG transistors in the output stage are connected in the class AB configuration. The low-voltage techniques are employed, enabling the circuit to operate under 1 V supply voltage. The proposed CCII are designed using 0.18 μm CMOS technology, and simulation results show rail-to-rail input and output swings. The voltage and current transfer characteristic is $v_x = v_y$ and $i_z = i_x$, respectively. Finally, power dissipation of the second generation current conveyor with gate-driven is 40 μW , bulk-driven is 40 μW and quasi-floating-gate (QFG) transistor is 40 μW .

Keywords: CCII, OTA-Based, low voltage, quasi-floating-gate transistor, bulk-driven transistor

¹ สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิทยาศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏนครปฐม

E-mail: thawatchait@npru.ac.th

บทนำ

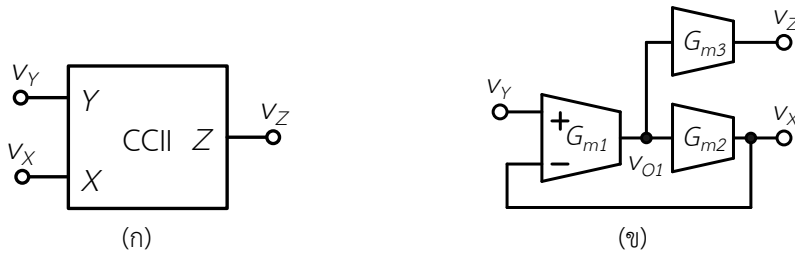
วงจรสายพานกระแสยุคที่สอง (Second generation current conveyor: CCII) ถูกออกแบบขึ้น (Smith & Smith, 1970) ซึ่งวงจรสายพานกระแสยุคที่สองคือวงจรที่ทำงานในโหมดกระแส ซึ่งวงจรมอดกระแสมีข้อดีกว่าวงจรมอดแรงดันในเรื่องย่านการสวิงของสัญญาณและแบนวิดท์ที่กว้างกว่า วงจรสายพานกระแสยุคที่สองถูกนำไปออกแบบขึ้นการประยุกต์ใช้งานเป็นวงจรถ่ายโอนความนำ วงจรขยายกระแส วงจรกรองความถี่ วงจรกำเนิดสัญญาณหรือวงจรรอสซิลเลเตอร์ และวงจรอื่น ๆ

ในปัจจุบันนี้ วงจรอิเล็กทรอนิกส์ประเภทวงจรรวมมีขนาดลดลงตามไฟเลี้ยงส่งผลให้วงจรจำเป็นต้องทำงานภายใต้ไฟเลี้ยงหนึ่งโวลต์หรือต่ำกว่า (Yan & Sanchez-Sinencio, 2000) ขณะเดียวกันย่านการสวิงของสัญญาณเทียบกับสัญญาณรบกวนมีขนาดน้อยลง ซึ่งแรงดันขีดเริ่ม คือข้อจำกัดหนึ่งของวงจรรวมทำงานที่แรงดันไฟเลี้ยงต่ำมากไม่ได้วงจรสายพานกระแสยุคที่สองถูกออกแบบด้วยพื้นฐานของวงจรถานลิเนียร์ (Kasemsuwan & Nakhlo, 2007) วงจรมีช่วงปฏิบัติการที่กว้าง แต่ไม่สามารถทำงานภายใต้แรงดันไฟเลี้ยงต่ำมากได้วงจรสายพานกระแสยุคที่สองถูกออกแบบด้วยพื้นฐานของวงจโรทีโอ (Ferri & Guerrini, 2003) ซึ่งใช้วิธีการไบอัสที่ขาเกตของมอสเฟต วิธีการออกแบบดังกล่าวสามารถทำให้วงจรสายพานกระแสยุคที่สองมีอินพุตโหนด v_Y และเอาต์พุตโหนด v_X ที่สามารถสวิงกว้างได้ และกระแสอินพุต i_X เท่ากับกระแสเอาต์พุต i_Z แต่ในกรณีการสร้างวงจโรทีโอด้วยภาคอินพุต nMOS เมื่อสัญญาณสวิงมากวงจรถานสามารถทำงานได้ แต่เมื่อสัญญาณสวิงน้อยกว่าแรงดันขีดเริ่ม วงจรไม่สามารถทำงานได้ ในทางตรงข้าม เมื่ วงจรสายพานกระแสยุคที่สองใช้มอสเฟต pMOS เมื่ วงจรได้รับสัญญาณอินพุตสวิงมาก วงจรไม่สามารถทำงานได้ แต่เมื่อสัญญาณอินพุตสวิงน้อยกว่าแรงดันขีดเริ่มของ pMOS วงจรจะสามารถทำงานได้คือการออกแบบด้วยการป้อนแรงดันอินพุตที่ขาเกตของ nMOS หรือ pMOS วงจรจะมีข้อจำกัดในเรื่องการสวิง งานวิจัย (Khateb *et al.*, 2011) ใช้วิธีการไบอัสที่ขาบอร์ดีมีเอาท์พุตแบบวงจรถานคู่ผลต่างซึ่งแรงดันไฟเลี้ยงต่ำได้ เนื่องจากภาคเอาต์พุตต่อในลักษณะแคสโคด ดังนั้น แรงดันเอาต์พุตไม่สามารถสวิงได้กว้าง มีนักวิจัยได้นำเสนอวงจรถานที่ใช้ทรานซิสเตอร์แบบเกตลอย (Fani & Farshidi, 2012) ซึ่งอินพุตและเอาต์พุตของวงจรถานสามารถสวิงกว้างได้ เนื่องจากตัวเก็บประจุมีค่ามากหลายตัวส่งผลให้ความสามารถในการทำงานของวงจรมีดีพอ

งานวิจัยนี้นำเสนอวงจรสายพานกระแสยุคที่สองซึ่งใช้วิธีการออกแบบวงจรถานภาคอินพุตด้วยทรานซิสเตอร์ไบอัสที่ขาบอร์ดีและทรานซิสเตอร์เสมือนเกตลอยซึ่งวิธีการที่นำเสนอจะทำให้วงจรสายพานกระแสยุคที่สองทำงานภายใต้แรงดันไฟเลี้ยงต่ำได้ (เท่ากับ 1 โวลต์) และเอาต์พุตของวงจรมีช่วงปฏิบัติการกว้าง (output wide swing) วงจรที่นำเสนอมีกำลังสูญเสียของวงจรสายพานกระแสยุคที่สองที่ใช้การป้อนแรงดันที่ขาบอร์ดี และทรานซิสเตอร์เสมือนเกตลอย ซึ่งแต่ละวงจรมีค่าเท่ากับ 40 ไมโครวัตต์

คุณลักษณะวงจรสายพานกระแสยุคที่สอง (Second generation current conveyor: CCII)

รูปภาพที่ 1 (ก) แสดงสัญลักษณ์วงจรสายพานกระแสยุคที่สอง ประกอบด้วยโหนด v_Y , v_X และ v_Z เมื่อ v_Y คือแรงดันอินพุต v_X และ v_Z คือแรงดันเอาต์พุตกระแส i_X คือ กระแสอินพุต และกระแส i_Z คือกระแสเอาต์พุต ภาพที่ 1(ข) แสดงบล็อกไดอะแกรมวงจรสายพานกระแสยุคที่สองที่นำเสนอ ประกอบด้วยวงจรถ่ายโอนความนำภาคที่หนึ่ง (G_{m1}) และวงจรถ่ายโอนความนำภาคที่สอง ($G_{m2,3}$) จำนวนสองวงจรต่อลักษณะขนานกัน ซึ่งเอาต์พุตของ G_{m2} (v_X) ต่อป้อนกลับไปยังอินพุตขาลบของ G_{m1} ในลักษณะป้อนกลับแบบลบ (Negative feedback) คุณลักษณะของบล็อกไดอะแกรมวงจรสายพานกระแสยุคที่สองจะเป็นไปตามสมการที่ (1) กล่าวคือ แรงดัน $v_X = v_Y$ และ $i_Z = i_X$ เมื่อ $i_Y = 0$



รูปภาพที่ 1 วงจรสายพานกระแสยุคที่สอง (ก) สัญลักษณ์ (ข) บล็อกไดอะแกรมวงจรที่นำเสนอ

$$\begin{bmatrix} v_x \\ i_y \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 0 & 0 & 0 \\ 1 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_x \\ v_y \\ v_z \end{bmatrix} \tag{1}$$

วงจรสายพานกระแสยุคที่สองที่ใช้วิธีการออกแบบให้ทำงานที่แรงดันไฟเลี้ยงต่ำ

1. มอสเฟตที่ใช้การไบอัสที่ขาเกต (Gate-driven MOS transistor)

รูปภาพที่ 2 (ก) แสดงวงจรขยายเชิงปฏิบัติการ ซึ่งประกอบด้วยวงจรขยายสองภาค ภาคที่หนึ่งประกอบด้วยมอสเฟต M_1-M_4 และวงจรภาคเอาต์พุตประกอบด้วยมอสเฟต M_5 และ M_6 การทำงานของวงจรสามารถอธิบายได้ดังนี้เมื่อสัญญาณอินพุตผลต่างเข้ามาที่ v_{IN+} และ v_{IN-} สัญญาณดังกล่าวจะถูกขยายออกไปที่โหนด v_{O1} แรงดันที่โหนด v_{O1} ถูกขยายโดยวงจรขยายภาคเอาต์พุต ($M_{3a,b}-M_{4a,b}$) ซึ่งต่อในลักษณะคลาส-เอบี (Ramirez-Angulo *et al.*, 2006) แรงดันไบอัสมีค่าเท่ากับ V_{B2} โดยไบอัสผ่านตัวต้านทาน R_{G3a} และ R_{G4a} ซึ่งมีค่าความต้านทานมากกว่าตัวต้านทาน R_{C1} และตัวเก็บประจุ C_{C1} ทำหน้าที่ชดเชยผลตอบสนองความถี่ของวงจรขยายให้มีเสถียรภาพ

รูปภาพที่ 2 (ข) แสดงวงจรสายพานกระแสยุคที่สองแบบแรงดันไบอัสที่ขาเกต ซึ่งวงจรประกอบด้วยวงจรภาคที่หนึ่งประกอบด้วยมอสเฟต M_1-M_4 และวงจรภาคเอาต์พุตประกอบด้วยมอสเฟต M_5-M_8 วงจรสายพานกระแสยุคที่สองแบบแรงดันไบอัสที่ขาเกตอาศัยหลักการของวงจรขยายเชิงปฏิบัติการด้วยวิธีการต่อวงจรในลักษณะป้อนกลับแบบลบ กล่าวคือ ขา v_{IN+} ถูกกำหนดให้เป็นโหนด Y และขา v_{IN-} ถูกต่อเข้ากับเอาต์พุต V_{out} ถูกกำหนดเป็นโหนด X การทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตเข้ามาที่ v_y ของมอสเฟต M_1 วงจรภาคอินพุตจะทำการขยายสัญญาณที่ v_{O1} และถูกขยายต่อที่ภาคเอาต์พุต M_5-M_6 เนื่องจากหลักการทำงานของวงจรป้อนกลับแบบลบ แรงดัน v_x จะมีค่าเท่ากับ v_y เราสามารถวิเคราะห์หาค่าความต้านทานที่โหนด X ซึ่งสามารถหาได้ในสมการที่ (2)

$$R_x \cong \frac{1}{g_{m1(2)}(r_{O1} \parallel r_{O3})(g_{m5} + g_{m6})} \tag{2}$$

เมื่อ $g_{m1(2)}$ คือค่าถ่ายโอนความนำ $M_{1,2}g_{m5}$ และ g_{m6} คือค่าถ่ายโอนความนำ M_5 และ M_6 และ r_{O1} และ r_{O3} คือค่าความต้านทานเอาต์พุตของมอสเฟต M_1 และ M_3

วงจรภาคเอาต์พุต M_7-M_8 ถูกต่อขนานกับ M_5-M_6 เมื่อเกิดแรงดันเอซีที่ v_{O1} อันเนื่องมาจากกระแสอินพุตที่โหนด X มอสเฟตจะทำการจ่ายและดึงกระแสตามมอสเฟต M_5-M_6 ดังนั้น วงจรภาคเอาต์พุต M_7-M_8 ถูกกำหนดเป็นโหนด Z หลักการทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อไบอัสแรงดัน v_y และป้อนกระแส i_x เข้าที่โหนด X จะเกิดแรงดันเอซีที่ v_{O1} แรงดัน v_{O1} ถูกเปลี่ยนเป็นกระแส i_z ดังนั้น กระแส i_z จะเท่ากับกระแส i_x

2. มอสเฟตที่ใช้การไบอัสที่ขาบอดี (Bulk-driven MOS transistor)

ภาพที่ 2 (ค) แสดงวงจรสายพานกระแสยุคที่สองที่นำเสนอซึ่งวงจรสายพานกระแสยุคที่สองแบบมอสเฟตที่ใช้การไบอัสที่ขาบอดี ซึ่งประกอบด้วยวงจรรขยายสองภาค ภาคที่หนึ่งประกอบด้วยมอสเฟต M_1-M_4 และภาคที่สองประกอบด้วยมอสเฟต M_5-M_8 ภาคเอาต์พุตจะทำงานลักษณะคลาส-เอบี

การทำงานของวงจรมารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตเข้ามาที่ v_Y (ขาบอดี) ของมอสเฟต M_1 วงจรภาคอินพุตจะทำการขยายสัญญาณที่ v_{O1} และถูกขยายต่อที่ภาคเอาต์พุต M_5-M_6 เนื่องจากหลักการทำงานของวงจรร้อนกลับแบบลบ แรงดัน v_X จะมีค่าเท่ากับ v_Y เราสามารถวิเคราะห์หาค่าความต้านทานที่โหนด X ซึ่งสามารถหาได้ในสมการที่ (3)

$$R_X \cong \frac{1}{g_{mb1(2)}(r_{O1} \parallel r_{O3})(g_{m5} + g_{m6})} \quad (3)$$

เมื่อ $g_{mb1(2)}$ คือค่าถ่ายโอนความนำ $M_{1(2)}$

หลักการทำงานโหมดกระแสของวงจรรสายพานกระแสยุคที่สองที่นำเสนอมีลักษณะการทำงานเช่นเดียวกับวงจรรสายพานกระแสยุคที่สองแบบไบอัสที่ขาเกต

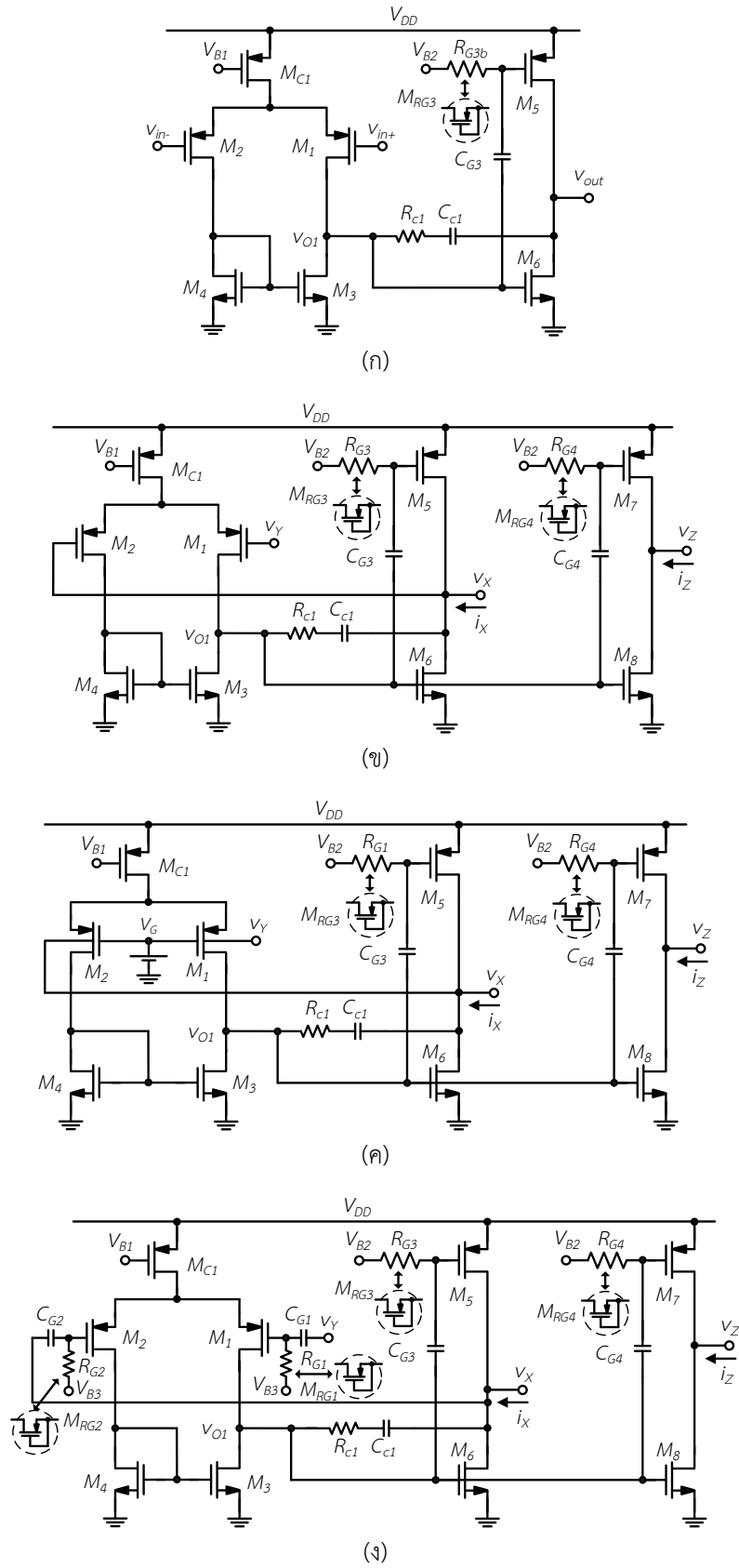
3. มอสเฟตแบบเกทลอยเสมือน (Quasi-floating gate MOS transistor)

รูปภาพที่ 2 (ง) แสดงวงจรรสายพานกระแสยุคที่สองที่นำเสนอซึ่งวงจรรสายพานกระแสยุคที่สองแบบมอสเฟตแบบเกทลอยเสมือนประกอบด้วยวงจรรขยายสองภาค ภาคที่หนึ่งประกอบด้วยมอสเฟต M_1-M_4 และภาคที่สองประกอบด้วยมอสเฟต M_5-M_8 สัญญาณอินพุตต่อกับตัวเก็บประจุซึ่งเชื่อมต่อระหว่างอินพุตกับขาเกตของทรานซิสเตอร์ M_1 และ M_2 ซึ่งเป็นเกทลอยเสมือน (QFG) เราสามารถไบอัสให้วงจรรขยายภาคอินพุตทำงานที่แรงดันไฟเลี้ยงต่ำได้โดยไบอัสมอสเฟตด้วยแรงดันซึ่งแรงดันไบอัสมีค่าเท่ากับ V_{B3} โดยไบอัสผ่านตัวต้านทาน R_{G1} และ R_{G2}

การทำงานของวงจรมารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตเข้ามาที่ v_Y (ขาตัวเก็บประจุที่เชื่อมต่อระหว่างอินพุตกับขาเกตลอยเสมือน) ของมอสเฟต M_1 วงจรภาคอินพุตจะทำการขยายสัญญาณที่ v_{O1} และถูกขยายต่อที่ภาคเอาต์พุต M_5-M_6 เนื่องจากหลักการทำงานของวงจรร้อนกลับแบบลบ แรงดัน v_X จะมีค่าเท่ากับ v_Y เราสามารถวิเคราะห์หาค่าความต้านทานที่โหนด X ซึ่งสามารถหาได้ในสมการที่ (4)

$$R_X \cong \frac{1}{g_{m1(2)}(r_{O1} \parallel r_{O3})(g_{m5} + g_{m6})} \quad (4)$$

หลักการทำงานโหมดกระแสของวงจรรสายพานกระแสยุคที่สองที่นำเสนอมีลักษณะการทำงานเช่นเดียวกับวงจรรสายพานกระแสยุคที่สองแบบไบอัสที่ขาเกต



รูปภาพที่ 2 (ก) วงจรขยายเชิงปฏิบัติการ (ข) วงจรสายพานกระแสยุคที่สองใช้ทรานซิสเตอร์ไปป์สที่ขาเกต (ค) วงจรสายพานกระแสยุคที่สองใช้ทรานซิสเตอร์ไปป์สที่ขาบอดี (ง) วงจรสายพานกระแสยุคที่สองใช้ทรานซิสเตอร์แบบเกตลอยเสมือน

การจำลองและผลการจำลอง

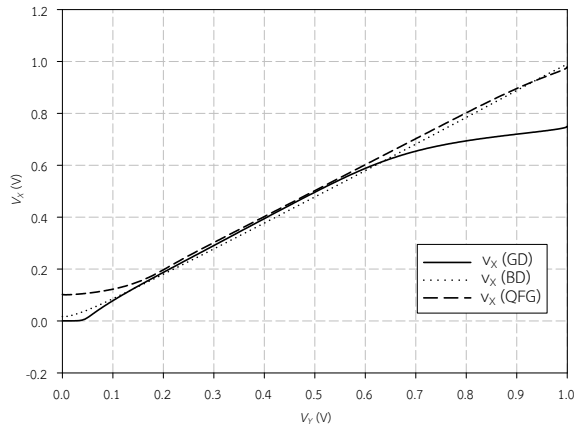
งานวิจัยนี้ได้ใช้โปรแกรม HSPICE ทำการจำลองผลการทำงานของวงจรที่นำเสนอซึ่งใช้เทคโนโลยีซีมอส TSMC ขนาด 0.18 ไมโครเมตร และทุกวงจรทำงานภายใต้ไฟเลี้ยง 1 โวลต์ กระแสลบที่ภาคอินพุตมีค่าเท่ากับ 20 ไมโครแอมป์ และเอาต์พุตแต่ละสาขามีค่าเท่ากับ 10 ไมโครแอมป์ วงจรในภาพที่ 2 (ข) (ค) และ (ง) ป้อนแรงดันไบอัสที่ขาเกตเท่ากับ 0.5 โวลต์ ขณะที่ภาคเอาต์พุตป้อนแรงดันไบอัสที่ขาเกตของพีมอสเท่ากับ 0.5 โวลต์ ซึ่งป้อนผ่านตัวต้านทาน $R_{G1} - R_{G4}$ ค่าความต้านทานที่ใช้ไบอัสทรานซิสเตอร์มีค่าสูงมากซึ่งตัวต้านทานถูกสร้างด้วยมอสเฟต pMOS โดยที่ทรานซิสเตอร์ทุกตัวทำงานในย่านคัทออฟ ตารางที่ 1 แสดงค่าอัตราส่วนขนาดของมอสทรานซิสเตอร์ในวงจรสายพานกระแสยุคที่สองที่นำเสนอและตารางที่ 2 แสดงค่าตัวเก็บประจุและตัวต้านทานในวงจรสายพานกระแสยุคที่สองที่นำเสนอ

ตารางที่ 1 ค่าอัตราส่วนขนาดของมอสทรานซิสเตอร์ในวงจรสายพานกระแสยุคที่สองที่นำเสนอ

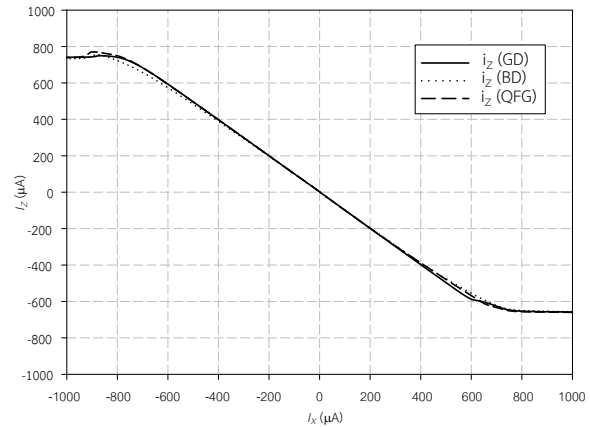
มอสทรานซิสเตอร์	ไบอัสที่ขาเกต	ไบอัสที่ขาบอดี	เกตลอยเสมือน
	W/L (μm)	W/L (μm)	W/L (μm)
$M_{1,2}$	15/0.18	10/0.18	10/0.18
$M_{3,4}$	4.2/0.18	4.2/0.18	4.2/0.18
$M_{5,7}$	4.2/0.18	4.2/0.18	4.2/0.18
$M_{6,8}$	13.65/0.18	13.65/0.18	13.65/0.18
M_{C1}	520/0.2	111/1	101.1/1
$M_{RG1,2,3}$	0.2/600		

ตารางที่ 2 ค่าของตัวเก็บประจุและตัวต้านทานในวงจรสายพานกระแสยุคที่สองที่นำเสนอ

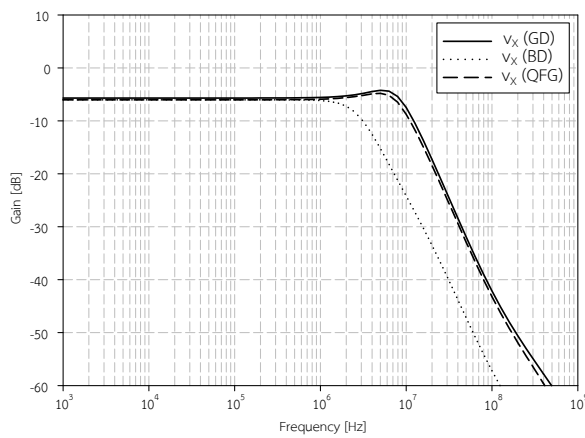
ตัวเก็บประจุ		ตัวต้านทาน	
$C_{G1,2}$	1 pF	R_{C1}	15 k Ω
$C_{G3,4}$	3 pF		
C_{C1}	2 pF		



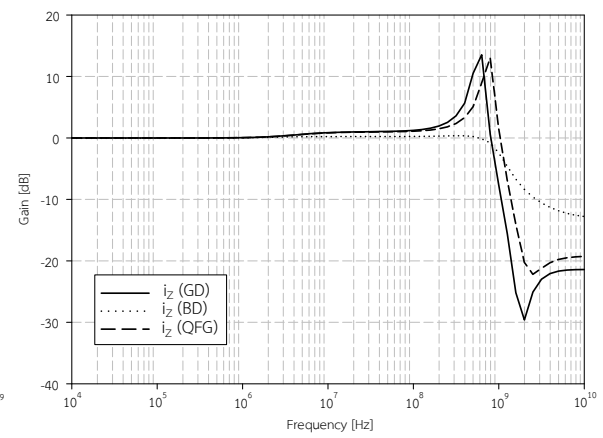
(ก)



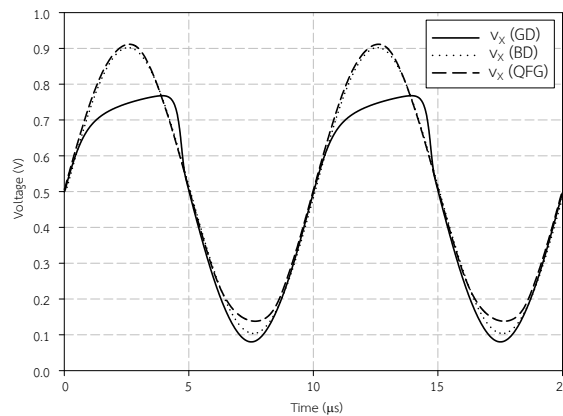
(ข)



(ค)



(ง)



(จ)

รูปภาพที่ 3 ผลการจำลองการทำงานของวงจรถูกนำเสนอสื่อ (ก) แรงดัน v_x เทียบกับแรงดัน v_y (ข) กระแสเอาต์พุต i_z เทียบกับ i_x (ค) ผลการตอบสนองทางความถี่ v_x/v_y (ง) ผลการตอบสนองทางความถี่ i_z/i_x และ (จ) แรงดันเอาต์พุต v_x

รูปภาพที่ 3 แสดงผลการจำลองการทำงานของวงจรสายพานกระแสยุคที่สองที่นำเสนอ รูปภาพที่ 3 (ก) แสดงผลการจำลองการป้อนแรงดันที่โหนด Y (v_y) ซึ่งทำการปรับค่าตั้งแต่ -1.5 โวลต์ ถึง 1.5 โวลต์ แล้ววัดแรงดันที่โหนด X (v_x) จากผลการจำลองพบว่าแรงดันที่โหนด X (v_x) ของวงจรสายพานกระแสยุคที่สองที่นำเสนอสามารถตามแรงดันที่โหนด Y (v_y) ได้

หรือ $v_x = v_y$ รูปภาพที่ 3 (ข) แสดงผลการจำลองการป้อนกระแส (i_x) เข้าที่โหนด X ซึ่งทำการปรับค่าตั้งแต่ $-1000 \mu A$ ถึง $1000 \mu A$ แล้วทำการวัดกระแสเอาต์พุต i_z จากผลการทดลองพบว่ากระแสเอาต์พุต i_z วงจรสายพานกระแสยุคที่สองที่นำเสนอสามารถตามกระแสอินพุต i_x ได้ในช่วง $600 \mu A$ ถึง $-600 \mu A$ รูปภาพที่ 3 (ค) แสดงผลการตอบสนองความถี่ v_x/v_y พบว่าความถี่ของวงจรสายพานกระแสยุคที่สองแบบไบอัสที่ขาเกตมีค่าเท่ากับ 11 MHz วงจรสายพานกระแสยุคที่สองแบบไบอัสที่ขาบอดี้มีค่าเท่ากับ 2.85 MHz และ วงจรสายพานกระแสยุคที่สองแบบเกตลอยเสมือนมีค่าเท่ากับ 10.5 MHz รูปภาพที่ 3 (ง) แสดงผลการตอบสนองความถี่ i_z/i_x จากผลการทดลองพบว่าวงจรสายพานกระแสที่ป้อนแรงดันอินพุตที่ขาเกตมีค่าความถี่ 877 MHz วงจรสายพานกระแสยุคที่สองแบบป้อนแรงดันที่ขาบอดี้มีค่าความถี่ 1.06 GHz และ วงจรสายพานกระแสยุคที่สองแบบเกตลอยเสมือนมีค่าเท่ากับ 1.13 GHz รูปภาพที่ 3 (จ) แสดงแรงดันเอาต์พุต v_x ของวงจรสายพานกระแสยุคที่สองที่นำเสนอ เมื่อป้อนสัญญาณไซน์ที่มีความถี่ 100 kHz จากผลการทดลองพบว่าแรงดันเอาต์พุตสวิงของวงจรสายพานกระแสยุคที่สองที่นำเสนอมีค่ามากกว่าวงจรสายพานกระแสที่ป้อนแรงดันอินพุตที่ขาเกต

บทสรุป

งานวิจัยนี้นำเสนอวงจรมอสสายพานกระแสยุคที่สองด้วยวิธีการออกแบบให้แรงดันไฟเลี้ยงต่ำการออกแบบวงจรสายพานกระแสยุคที่สองได้ใช้วิธีการของทรานซิสเตอร์แบบป้อนอินพุตที่ขาบอดี้ และทรานซิสเตอร์แบบเสมือนเกตลอยเพื่อให้วงจรสามารถทำงานภายใต้ไฟเลี้ยงต่ำมากได้ และมีช่วงปฏิบัติกว้าง ผลการจำลองแสดงแรงดัน v_x ของวงจรที่นำเสนอสามารถตามแรงดัน v_y ได้ หรือ v_x มีค่าเท่ากับ v_y และกระแสเอาต์พุต i_z ของวงจรที่นำเสนอสามารถตามกระแสอินพุต i_x ได้ หรือกระแส i_z มีค่าเท่ากับ i_x และสัญญาณเอาต์พุตของวงจรที่นำเสนอมีช่วงปฏิบัติการกว้างกว่าวงจรสายพานกระแสยุคที่สองแบบป้อนแรงดันอินพุตเข้าที่ขาเกต

เอกสารอ้างอิง

- Fani, R. & Farshidi, E. (2012). A FG-MOS based fully differential current controlled current conveyor and its applications. *Cir. Sys. Sig. Pro.*, 32 (3), 1-19.
- Ferri, G. & Guerrini, N.C. (2003). **Low-voltage low-power CMOS current conveyors**. Kluwer Academic Publishers.
- Kasemsuwan, V. & Nakhlo, W. (2007). A simple 1.5 V rail-to-rail CMOS current conveyor. *J. Cir. Sys. Comp.*, 16 (4), 627-639.
- Khateb, F., Khatip, N., & Kubanek, D. (2011). Novel low-voltage low-power high-precision $CCII \pm$ based on bulk-driven folded cascode OTA. *Mic. J.*, 42, 622-631.
- Ramirez-Angulo, J., Carvajal, R.G., Galan, J.A., & Lopez-Martin, A. (2006). A Free but efficient low-voltage class-AB two-stage operational amplifier. *IEEE Trans Cir. Syst. II, Express Briefs*, 53 (7), 568-571.
- Smith, S.A. & Smith, K.C. (1970). A second-generation current conveyor and its applications. *IEEE Trans. Cir. Theory*, CT-17 (1), 132-134.
- Yan, S. & Sanchez-Sinencio, E. (2000). Low voltage analog circuit design techniques: A tutorial. *IEICE Trans. Ana. Integ. Cir. Sys.*, E00-A 2, 1-17.