

ปรับปรุงอาคารสำนักคอมพิวเตอร์

ด้วยสำนักคอมพิวเตอร์ ได้จัดสรรงบประมาณ สำหรับการปรับปรุงและตกแต่งภายในอาคารโดยรอบอาคาร ส่งผลให้ไม่สามารถเข้าใช้บริการห้องบริการคอมพิวเตอร์และอินเทอร์เน็ตหรือพื้นที่ให้บริการโซนอื่นได้ โดยเริ่มดำเนินการปิดกั้นพื้นที่ตั้งแต่บัดนี้ เพื่อความปลอดภัยของผู้ที่มาใช้งาน จึงแจ้งเพื่อทราบและขอภัยในความไม่สะดวก โดยโครงการดังกล่าวคาดว่าจะแล้วเสร็จในเดือนกุมภาพันธ์ 2565



กำหนดการสอบมาตรฐานไอที ประจำเดือนมกราคม 2565

Exam Online
สอบออนไลน์

กำหนดการสอบมาตรฐานคอมพิวเตอร์
มกราคม 2565

สมัครสอบได้ที่
cert.npru.ac.th

วันที่สอบ	วันที่เปิดรับสมัคร	ประกาศผลสอบ
11 ม.ค. 65	5 - 9 ม.ค. 65	25 ม.ค. 65
13 ม.ค. 65	7 - 11 ม.ค. 65	27 ม.ค. 65
25 ม.ค. 65	19 - 23 ม.ค. 65	8 ก.พ. 65
27 ม.ค. 65	21 - 25 ม.ค. 65	10 ก.พ. 65

รอบสอบนี้ เป็นการสอบทางออนไลน์ ผ่านอินเทอร์เน็ต ลิงค์เข้าระบบสอบฯ จะส่งให้ทางอีเมลล์ของนักศึกษา (รหัสนักศึกษา)@webmail.npru.ac.th เท่านั้น

สำนักคอมพิวเตอร์ ม.ราชภัฏนครปฐม
034-109300 ต่อ 3713
<http://www.facebook.com/cc.npru>

ที่ปรึกษา

ผศ.ดร.นิฏฐิตา เชิดชู
ผู้อำนวยการสำนักคอมพิวเตอร์

บรรณาธิการ

อาจารย์ชนิษฐา แซ่ลิ้ม
รองผู้อำนวยการสำนักคอมพิวเตอร์

จัดทำโดย

งานบริการวิชาการ สำนักคอมพิวเตอร์



จดหมายข่าว
สำนักคอมพิวเตอร์
มหาวิทยาลัยราชภัฏนครปฐม

CC
newsletter

ปีที่ 10 ฉบับที่ 1
เดือนมกราคม 2565

facebook : cc.npru | website: <http://cic.npru.ac.th>



ขอส่งความสุขให้ทุกท่านด้วย
คอร์สเรียนออนไลน์ **ฟรี**
จากมหาวิทยาลัยราชภัฏนครปฐม
<http://courseware.npru.ac.th/>



เว็บไซต์เรียนออนไลน์
สำหรับนักศึกษา
และบุคคลทั่วไปที่สนใจ

Scoop

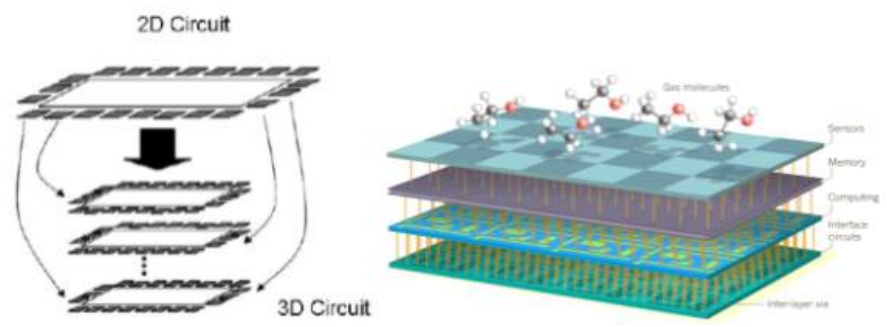
- ข่าวสารด้านไอที 3D Integrated Circuit (3D IC).....page 1
- สวัสดิ์ปีใหม่ 2565page 2
- ประชาสัมพันธ์การลบ account SSO สำหรับนักศึกษาที่พ้นสภาพ.....page 2
- ปรับปรุงอาคารสำนักคอมพิวเตอร์.....page 3
- กำหนดการสอบมาตรฐานเทคโนโลยีสารสนเทศ ประจำเดือนมกราคม 2565.....page 3

ข่าวสารด้าน IT 3D Integrated Circuit (3D IC)

โดย อ.ดร.ปิติพล พลพญู

เทคโนโลยีอุปกรณ์คอมพิวเตอร์ในอดีตจนถึงปัจจุบันมีแนวโน้มเป็นไปตามการคาดการณ์หรือทฤษฎีของ Moore ที่กล่าวว่า จำนวนทรานซิสเตอร์บนชิปซิลิกอนจะเพิ่มขึ้น 2 เท่าในทุกปี เพื่อเพิ่มความสามารถในการประมวลผลของชิป ทำให้เทคโนโลยีการสร้างชิป หรือ วงจรรวม หรือ Integrated Circuit (IC) ใช้การขยายขนาดตัว IC และย่อขนาดขึ้นส่วนภายใน IC ให้มีขนาดเล็กลง เพื่อให้ IC แต่ละตัว สามารถบรรจุทรานซิสเตอร์จำนวนมาก ๆ ได้

โดยปัจจุบันขนาดเทคโนโลยีการสร้าง IC จะอยู่ที่ประมาณ 5 nm และมีแผนการลดขนาดลงให้ได้ 3 และ 2 nm ตามลำดับ แต่การสร้าง IC ที่เน้นการลดขนาดขึ้นส่วนภายใน IC นั้นก็มีข้อจำกัดด้านการลดขนาดเทคโนโลยี โดยนักวิทยาศาสตร์เล็งเห็นถึงปัญหาการลดขนาดทรานซิสเตอร์ที่อาจจะทำไม่ได้ในระยะเวลาอันสั้น อีกทั้งการเพิ่มขนาด IC ก็มีผลเสียให้การประมวลผลช้าลงเนื่องจากระยะการรับส่งข้อมูลเพิ่มขึ้นนั่นเอง



ที่มา: <https://www.researchgate.net> และ <https://media.springernature.com>

เพื่อเป็นการแก้ปัญหาพื้นที่ในการจัดเก็บชิ้นส่วนวงจรไฟฟ้าภายในของ IC จึงมีการคิดค้นเทคโนโลยีวงจรรวมสามมิติ หรือ 3D IC ขึ้นมา ลักษณะการจัดวางชิ้นส่วนภายใน IC จะมีลักษณะคล้ายอาคารหลายชั้น โดยแต่ละชั้นจะเป็นวงจรไฟฟ้าสำหรับเชื่อมต่อการทำงานต่าง ๆ กันไปขึ้นอยู่กับการออกแบบวงจรของผู้ผลิต และมีเส้นทางเชื่อมต่อรับส่งข้อมูลระหว่างชั้นลักษณะคล้ายเสาของอาคาร ซึ่งช่วยลดระยะทางในการรับส่งข้อมูลภายใน IC เมื่อเปรียบเทียบกับ 2D IC แบบเดิม ทำให้การรับส่งข้อมูลเป็นไปอย่างรวดเร็ว ส่งผลสืบเนื่องให้การประมวลผลต่าง ๆ เป็นไปอย่างรวดเร็วขึ้นด้วย การออกแบบของ 3D IC ยังช่วยลดปริมาณไฟฟ้าที่ต้องใช้ใน IC เนื่องจากระยะการส่งข้อมูลที่สั้น ทำให้ไม่ต้องใช้พลังงานไฟฟ้าที่สูงในการรับส่งข้อมูล เมื่อเทียบกับวงจรแบบเก่า

อย่างไรก็ตาม การออกแบบ 3D IC เทียบกับ 2D IC มักจะพบปัญหาความร้อนที่เกิดขึ้นจากวงจรไฟฟ้าขนาดใหญ่ที่มีความซับซ้อนมากขึ้น รวมถึงปัญหาในการออกแบบระบบถ่ายเทความร้อนจากวงจรแต่ละชั้น อีกทั้งยังเป็นความท้าทายในการออกแบบเส้นทางส่งสัญญาณระหว่างชั้นให้มีระยะทางที่สั้นที่สุดและไม่ทับซ้อนกันกับเส้นทางส่งข้อมูลอื่น ๆ อีกด้วย

บทความจาก : อาจารย์ ดร.ปิติพล พลพญู
สาขาวิชาเทคโนโลยีคอมพิวเตอร์ คณะวิทยาศาสตร์และเทคโนโลยี (7 มกราคม 2565)

สวัสดิภาพ 2565

สำนักคอมพิวเตอร์ นำทีมโดย ผู้ช่วยศาสตราจารย์ ดร.นิฏฐิตา เชิดชู ผู้อำนวยการสำนักคอมพิวเตอร์ พร้อมด้วยทีมผู้บริหารและบุคลากร มอบของขวัญเพื่อสวัสดิภาพปีใหม่แก่อธิการบดี และหน่วยงานต่างๆ เพื่อสืบสานวัฒนธรรมอันดีงาม และแสดงความขอบคุณที่มีส่วนช่วยให้การดำเนินงานต่างๆ ของสำนักคอมพิวเตอร์เป็นไปได้อย่างดี



ประชาสัมพันธ์การสว account SSO สำหรับนักศึกษาที่พ้นสภาพ

งานเทคโนโลยีสารสนเทศ สำนักคอมพิวเตอร์จะดำเนินการลบบัญชี SSO (Single sign on) ของนักศึกษาที่พ้นสภาพการเป็นนักศึกษา ภายใน 30 วัน นับจากวันที่พ้นสภาพการเป็นนักศึกษาตามระบบสารสนเทศงานทะเบียนและวัดผล ส่งผลให้นักศึกษาที่พ้นสภาพไม่สามารถเข้าใช้งานระบบสารสนเทศต่างๆภายในมหาวิทยาลัย รวมถึงระบบอินเทอร์เน็ตได้

